

# 設計から試作まで

From Design to Fabrication

文部科学省ナノテクノロジープラットフォーム 平成27年度「若手技術奨励賞」受賞

実施機関担当者：山崎 将嗣（産業技術総合研究所）

▶ Key Words Design, Fabrication, Device integration

## 概要 / Overview

ナノプロセシング施設（NPF）では、リソグラフィ、成膜、エッチングなどの微細加工装置及び観察分析装置を共用装置及びそれらの技術をユーザーに提供し研究開発の支援を行っている。しかし、初めてプロセスを行うユーザーにとって、装置のオペレーションのみならず、新規プロセスの設計、装置の選択、起りうるトラブルの予想は困難である。これらのデバイスインテグレーションを実現するために、新規プロセス・フロー構築までの技術的なアドバイスをユーザーにとって最高解の提供を心掛けている。

Nano-Processing Facility (NPF) provides lots of shared use equipments for nano- and micro-fabrication such as lithography, etching, film deposition and for observation and analysis of the fabricated structures. We not only operate them and provide a training to the users but also give appropriate advice to the users who are in troubles in an operation of the equipment, a selection of the equipments, a process flow etc.. We also make advice from designing the device structure to fabricating them to beginners.

## 血液流動性評価用マイクロ流路作製

Blood viscosity measurements by finely patterned Si chip

### 新規プロセス設計例（F-12-AT-0114）

Siウエハに基本流路パターンと16種類の流路構造の2種類の深さをもった構造を作製する。今回の流路設計では、スループットと500nmという最小寸法からi線露光装置を選択し、レチクルの設計を行った。

1枚のレチクルに16種類の流路と基本構造を効率的に作製できるよう設計し、レチクルを1枚で完結させると共に、1回の試作で複数の流路を試作できるように設計した。

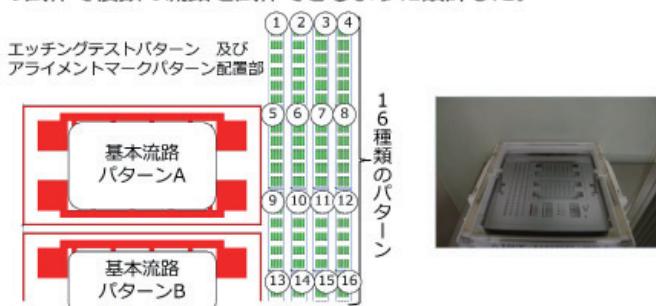


図1 設計したCAD図面（左）と完成したレチクル（右）

### レチクル設計前の検討（F-12-AT-0114）

レチクル設計にあたり2種類の深さが接続する部分でのアライメント精度や厚膜レジストでのエッチングマスク性能を調査するためにテストレチクルを用いて行った露光結果を図2に示す。

高いアライメント精度が確認され、厚膜レジストによって初回エッチング構造が覆われておりエッチングマスクとしても問題が無いことが確認された。これらのデータをフィードバックしてレチクル設計を行った。

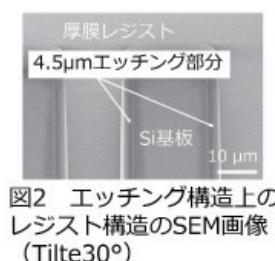


図2 エッチング構造上のレジスト構造のSEM画像  
(Tilt30°)

※本年度も継続して改善のための試作支援を行っている。

## OFETにおけるコンタクト電極の最適化

Optimization of contact electrode structures in OFET

### 有機トランジスタにおけるコンタクト電極構造の最適化（F-12-AT-0111）

有機電界効果トランジスタ(OFET)におけるコンタクト抵抗低減につながる知見を得ることを目的として、電極付き基板の試作を行った。2層レジストを用いたリフトオフとプロセスの提案を行い、マスクパターンに反映した。

コンタクトマスクアライナーを用いて露光を行い、真空蒸着装置により成膜を行った。その後、リフトオフによって3インチウエハ上に作製された電極構造の写真を図3に示す。



図3 作製した電極の写真

※企画特集 ナノテクノロジー EXPRESS ~ナノテクノロジープラットフォームから飛び立つ成果~<第8回>有機トランジスタにおけるコンタクト構造最適化への取り組み（支援員：山崎、郭）

### 埋め込み型電極構造による有機トランジスタの特性制御（F-14-AT-0148）

有機電界効果トランジスタ（OFET）におけるコンタクト抵抗低減に向けた取り組みの一つとして、ゲート絶縁膜中に埋め込まれたコンタクト電極構造が有用であるか検証を行ったための試作を行った。

研磨等による平坦化処理では目的のレベルでの平坦化処理は困難であったため、弊所主任研究員島らと共同で開発したノウハウを用いて図4に示すような埋め込み電極を作製した。



図4 作製した埋め込み電極の断面SEM画像

## ▶ Contact

Name : 山崎 将嗣